



CAFC 撤銷 PTAB 決定，英特爾仍可挑戰高通智慧手機專利（第 292 期 2022/3/10）

何嘉泓*

一、背景介紹

高通 (Qualcomm) 公司擁有美國第 8,838,949 號專利 (系爭專利)，英特爾 (Intel) 公司針對系爭專利提出多方複審 (Inter partes reviews; IPRs)，對系爭專利的所有請求項提出質疑，認為基於顯而易見性的理由均不具進步性。美國專利局的專利審判暨上訴委員會 (PTAB) 發布了最終書面決定，認為英特爾證明了系爭專利的請求項 10、11、13-15 和 18-23 不具進步性，但仍維持請求項 1-9、12、16 和 17 有效。案經英特爾提出上訴，美國聯邦巡迴上訴法院 (CAFC) 則在 2021 年 12 月 28 判決 PTAB 所做出的決定是無效、是錯誤的，使得英特爾有機會再挑戰高通這項智慧型手機專利。

二、專利技術簡介

高通 (Qualcomm) 公司擁有的系爭專利揭露一種在多處理器系統中將可執行軟體影像從主要處理器直接分散載入到一個或一個以上的次要處理器，包含主要處理器及多個次要處理器。主要處理器與記憶體耦合，記憶體儲存用於次要處理器的可執行軟體影像。次要處理器具有系統記憶體以及用於接收可執行軟體影像之至少一部分的硬體緩衝器 (hardware buffer)。次要處理器還包括用於將可執行軟體影像從硬體緩衝器直接載入到系統記憶體的分散載入程序控制器。

多處理器系統進一步包含介面，介面以通信方式耦合主要處理器和次要處理器，次要處理器經由介面接收可執行軟體影像，亦即，多處理器系統中將可執行軟體影像從主處理器直接分散加載到一個或多個次要處理器，其係利用「直接分散加載」程序在執行之前將「二進制多段」的軟體影像移動到次要處理器「系統內存」的分散部分（而不是一個連續塊）中，使得軟體影像的片段「直接」從「硬體緩衝器」傳輸到位於次要處理器「系統內存」中的最終位置。

三、爭點說明

英特爾提出美國專利第 7,356,680 號作為證據，主張系爭專利在請求項中定義的「硬體緩衝器 (hardware buffer)」相似於證據中所揭露的「中間存儲區域 (intermediate storage area)」。但由於該證據所揭露的「中間存儲區域」是「在運行時保留的」，因此，PTAB 認為，所謂的中間存儲區域是一個臨時緩衝區，並非「硬體緩衝區」。

英特爾在多方複審的程序中，主張系爭專利請求項 1、2、8、12 中的「硬體緩衝器」一詞當中的「硬體」應為多餘、累贅的描述，因為撇開「硬體緩衝器」中的「硬體」一詞，其「緩衝器」的功能係相似於美國專利第 7,356,680 號所揭露「中間存儲區域」的功能。此外，雖然系爭專利請求項 16、17 係以手段功能用語的方式描述，使得請求項 16、17 具有潛在的不確定性，然而，英特爾並未提供足量的證據及先前技術以證明請求項 16 和 17 不具進步性。

針對「硬體緩衝器」的用詞，高通將該用語解釋為「硬體傳輸機制內的永久緩衝區」，其係與次要處理器在運行時與分配系統內存中的臨時緩衝區有所不同。

* 任職台一國際智慧財產事務所專利國內部



PTAB 最終決定英特爾證明了請求項 10、11、13-15 和 18-23 不具專利性，儘管高通提出了交叉上訴 (cross-appeal)，但高通並未再質疑該決定。除此之外，PTAB 還認為英特爾未能證明其餘請求項 1、2-9、12、16、17 不具專利性。

PTAB 認為系爭專利在說明書中並未闡明有關「硬體緩衝器」的具體結構，亦即，系爭專利未能闡明「硬體緩衝器」如何通過「直接加載」和避免「額外內存複製操作」來提高效率。

CAFC 在判決內容中提到，由於在物理世界中的每個緩衝區最終都是在物理設備（即硬體）上實現的，所以「硬體緩衝區」必須是「在硬體中實現的緩衝區」，否則「硬體」一詞必須從請求項中刪除。

CAFC 認為由於 PTAB 未能在系爭專利的說明書中，將「硬體緩衝器」一詞的結構與說明書中的關連性聯繫起來，同時，針對上述高通解釋請求項和說明書中記載的「系統內存」和「硬體緩衝器」之間的區別，PTAB 在書面決定中也沒有做出解釋。基於此原因，CAFC 撤銷 PTAB 所作的書面決定。

四、筆者看法

針對英特爾所爭執的「硬體緩衝器」一詞，筆者在參閱系爭專利的內容後認為，有關硬體緩衝器一詞在說明書中確實沒有詳細說明相關硬體連接關係及結構，是否為實際硬體無法根據說明書內容明確得知。

英特爾希望將系爭專利中的「硬體緩衝器」視為證據中揭露的「中間存儲區」，藉此來挑戰系爭專利的請求項。對於高通而言，由於硬體緩衝器一詞在說明書中未詳細說明其硬體連接關係及結構，因此，高通必須設法從說明書及圖式中找出可支持硬體緩衝器的說明，使硬體緩衝器與中間存儲區能具有差異。換句話說，筆者認為系爭專利的說明書內容並未針對硬體緩衝器有具體的結構定義，但認同高通對於硬體緩衝器的解釋，將硬體緩衝器解釋為「硬體傳輸機制內的永久緩衝區」，與次要處理器在運行時為此分配系統內存中的「臨時緩衝區」不同，藉此高通有利於進一步區別硬體緩衝器與中間存儲區域（臨時緩衝區功能）之間的差異，據此，筆者認為高通應可避免「硬體」二字被視為贅詞的疑慮。然而，在說明書未清楚定義硬體緩衝器的情況下，CAFC 仍然給予英特爾可以繼續挑戰高通系爭專利的機會，就看英特爾後續的表現。